

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Applicant(s): Shigeki IKEDA; Seiki SAKATA; Satoshi WATANABE; and Masanori TSUZUKI  
Serial No.: TBA Group Art Unit: TBA  
Filed: Herewith Examiner: TBA  
For: INVERTER APPARATUS, DRIVE CONTROL APPARATUS, AND DRIVE CONTROL METHOD  
Customer No.: 27123

**CLAIM TO CONVENTION PRIORITY**

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

In the matter of the above-identified application and under the provisions of 35 U.S.C. §119 and 37 C.F.R. §1.55, applicant(s) claim(s) the benefit of the following prior application(s):

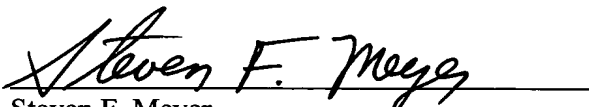
Application(s) filed in: Japan  
In the name of: KABUSHIKI KAISHA TOYOTA JIDOSHOKKI  
Serial No(s): 2002-350105  
Filing Date(s): December 2, 2002

☒ Pursuant to the Claim to Priority, applicant(s) submit a duly certified copy of said foreign application herewith and translation of cover page for Certificate No. P2003-3078525.

Respectfully submitted,  
MORGAN & FINNEGAN, L.L.P.

Dated: November 25, 2003

By:

  
Steven F. Meyer  
Registration No. 35,613

Correspondence address:  
MORGAN & FINNEGAN, L.L.P.  
345 Park Avenue  
New York, NY 10154-0053  
(212) 758-4800 Telephone  
(212) 751-6849 Facsimile

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: December 2, 2002

Application Number: Patent Application No. 2002-350105  
[ST.10/C] [JP2002-350105]

Applicant(s): KABUSHIKI KAISHA TOYOTA JIDOSHOKKI

September 25, 2003

Commissioner,

Japan Patent Office Yasuo IMAI

Certificate No. P2003-3078525

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日                      2002年12月 2日  
Date of Application:

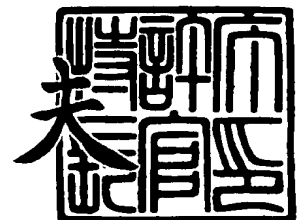
出願番号                      特願2002-350105  
Application Number:  
[ST. 10/C]:                      [JP2002-350105]

出願人                      株式会社豊田自動織機  
Applicant(s):

2003年 9月25日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 2002TJ038

【提出日】 平成14年12月 2日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 7/48

H02M 7/5387

H02M 7/5395

H02P 7/63

【発明者】

【住所又は居所】 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内

【氏名】 池田 成喜

【発明者】

【住所又は居所】 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内

【氏名】 坂田 世紀

【発明者】

【住所又は居所】 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内

【氏名】 渡邊 智

【発明者】

【住所又は居所】 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内

【氏名】 都築 正憲

【特許出願人】

【識別番号】 000003218

【氏名又は名称】 株式会社豊田自動織機

## 【代理人】

【識別番号】 100074099

【弁理士】

【氏名又は名称】 大菅 義之

【電話番号】 03-3238-0031

## 【手数料の表示】

【予納台帳番号】 012542

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9005945

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 インバータ装置、ドライブ制御装置及びドライブ制御方法

【特許請求の範囲】

【請求項 1】 複数のスイッチング素子からなるブリッジ回路と平滑コンデンサとを直流電源に並列接続し、制御回路から出力される制御信号に従って上記複数のスイッチング素子のそれぞれをオン、オフ制御することにより、上記直流電源からの直流電流を複数相の交流電流に変換するインバータ装置であって、

上記制御回路は、各制御周期内における複数のスイッチング素子のオン動作のタイミングを互いにずらすように上記制御信号を出力することを特徴とするインバータ装置。

【請求項 2】 請求項 1 に記載のインバータ装置であって、

上記制御回路は、互いに所定の位相差をもつ制御信号を上記各スイッチング素子に生成することを特徴とするインバータ装置。

【請求項 3】 請求項 1 に記載のインバータ装置であって、

上記制御回路は、互いに所定の位相差をもつキャリア信号を使用して制御信号を上記各スイッチング素子に生成することを特徴とするインバータ装置。

【請求項 4】 請求項 1 に記載のインバータ装置であって、

上記制御回路は、それぞれ一定の周期で変調されるキャリア信号を使用して制御信号を上記各スイッチング素子に生成することを特徴とするインバータ装置。

【請求項 5】 請求項 1 に記載のインバータ装置であって、

当該インバータ装置は、コンプレッサに備えられるモータのドライブ制御を行うことを特徴とするインバータ装置。

【請求項 6】 複数相に互いに所定の位相差をもつ交流電流を生成し、モータを駆動させるインバータのドライブ制御装置であって、

上記各相にそれぞれ設けられるスイッチング素子の ON 動作のタイミングをずらすことを特徴とするドライブ制御装置。

【請求項 7】 複数相に互いに所定の位相差をもつ交流電流を生成し、モータを駆動させるインバータのドライブ制御方法であって、

上記各相にそれぞれ設けられるスイッチング素子の ON 動作のタイミングをず

らすことを特徴とするドライブ制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、インバータ装置に関し、特に、コンプレッサなどに備えられるモータ用のインバータ装置、ドライブ制御装置、及びドライブ制御方法に関する。

【0002】

【従来の技術】

図3（a）は、既存のインバータ装置の回路の一例を示す図である。

図3（a）に示すインバータ装置30は、例えば、コンプレッサなどに備えられる3相（U相、V相、及びW相）モータを駆動させるためのインバータ装置であって、互いに $120^\circ$ の位相差をもつ交流電流を各相に生成し、3相モータを駆動させるためのインバータ31と、インバータ31の各相の上下にそれぞれ設けられるスイッチング素子33（SW1～SW6）に電力を供給する電源回路32と、電源回路32から各スイッチング素子33に印加される電圧を制限するコンデンサ34と、各スイッチング素子33のON/OFFの切替動作を制御する制御信号（パルス波）を生成する制御回路35とで構成されている。そして、制御回路35から上記6つのスイッチング素子33に制御信号が与えられることによって、各スイッチング素子33は、周期的にスイッチングし、各相には、互いに位相が $120^\circ$ ずれた交流電流が流れ、不図示の3相モータが駆動する。

【0003】

ここで、図3（b）は、上記各相のスイッチング素子33に入力される制御信号の波形を示す図である。

図3（b）に示すように、上記各相のスイッチング素子33に入力される制御信号のONタイミングは同じになる。すなわち、例えば、スイッチング素子33のSW2（U相）、SW4（V相）、及びSW6（W相）がONとなる場合の制御信号の位相は同じになる。そして、このように、各相のスイッチング素子33のONタイミングが同じタイミングとなるために、そのONタイミング時にコンデンサ34にリップル電流が生じる。そして、コンデンサ34にリップル電流が

生じることにより、コンデンサ 34 を選定する際、このリップル電流を考慮して容量の大きいコンデンサ 34 を用意する必要がある。また、リップル電流によりコンデンサ 34 の寿命の低下も懸念される。

#### 【0004】

ところで、上述の図 3 (a) に示すインバータ装置 30 と構成は異なるが、上記コンデンサ 34 のような電圧制限用コンデンサに生じるリップル電流を抑制する方法が知られている（特許文献 1 参照）。この方法は、1つの電源回路を2つのインバータが共有するインバータ装置における電圧制限用コンデンサに生じるリップル電流の抑制方法であって、2つのインバータで使用されるそれぞれの基準信号（キャリア信号）の位相を互いに $\pi$ ずらすことによって、それぞれのインバータから発生するリップル電流を相殺し、2つのインバータに共通に使用される電圧制限用コンデンサに生じるリップル電流を抑制している。

#### 【0005】

【特許文献 1】 特開 2000-78850 （第 5 頁 第 4 図）

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、特許文献 1 に記載される方法は、2つのインバータにおける電圧制限用コンデンサのリップル電流抑制方法であり、2つのインバータの内一方のインバータについてだけ見ると、上記インバータ装置 30 と同様に、電圧制限用コンデンサで生じるリップル電流は抑制されず、電圧制限用コンデンサの容量を大きくする必要があり、装置全体が大きくなってしまう。また、電圧制限用コンデンサの寿命も低下してしまう。

#### 【0007】

そこで、本発明は、使用されるインバータが1つの場合であっても、リップル電流による電圧制限用コンデンサの負担を抑制することが可能なインバータ装置、ドライブ制御装置、及びドライブ制御方法を提供することを目的とする。

#### 【0008】

##### 【課題を解決するための手段】

上記の課題を解決するために本発明では、以下のような構成を採用した。



すなわち、本発明のインバータ装置は、複数のスイッチング素子からなるブリッジ回路と平滑コンデンサとを直流電源に並列接続し、制御回路から出力される制御信号に従って上記複数のスイッチング素子のそれぞれをオン、オフ制御することにより、上記直流電源からの直流電流を複数相の交流電流に変換するインバータ装置であって、上記制御回路は、各制御周期内における複数のスイッチング素子のオン動作のタイミングを互いにずらすように上記制御信号を出力することを特徴とする。

#### 【0009】

このように、上記各スイッチング素子のON動作のタイミングをずらすことによって、それぞれのスイッチング素子がONする期間の重なり部分が少なくなる分、平滑コンデンサ（電圧制限用コンデンサ）に生じるリップル電流を抑制することができる。これより、平滑コンデンサの容量を小さくすることができ、装置全体を小型化することが可能となる。また、リップル電流が抑制されるので、平滑コンデンサの寿命の低下を抑えることが可能となる。

#### 【0010】

また、上記インバータ装置は、上記制御回路が、互いに所定の位相差をもつ制御信号を上記各スイッチング素子に生成させるように構成してもよい。

これより、各スイッチング素子のON動作のタイミングがずれ、平滑コンデンサに生じるリップル電流を抑制することができる。よって、平滑コンデンサの容量を小さくすることができ、装置全体を小型化することが可能となる。また、リップル電流が抑制されるので、平滑コンデンサの寿命の低下を抑えることが可能となる。

#### 【0011】

また、上記インバータ装置は、上記制御回路が、互いに所定の位相差をもつキャリア信号を使用して制御信号を上記各スイッチング素子に生成させるように構成してもよい。

通常、上記キャリア信号は、上記制御信号を生成するための基準となる信号であって、1つのキャリア信号から各相毎（各スイッチング素子毎）の制御信号をそれぞれ生成する。本発明のインバータ装置では、このキャリア信号を各相毎に

用意し、それぞれのキャリア信号の位相をずらしている。

#### 【0012】

これより、各スイッチング素子のON動作のタイミングがずれ、平滑コンデンサに生じるリップル電流を抑制することができる。よって、平滑コンデンサの容量を小さくすることができ、装置全体を小型化することが可能となる。また、リップル電流が抑制されるので、平滑コンデンサの寿命の低下を抑えることが可能となる。

#### 【0013】

また、上記インバータ装置は、上記制御回路が、それぞれ一定の周期で変調されるキャリア信号を使用して制御信号を上記各スイッチング素子に生成させるように構成してもよい。

これより、各スイッチング素子のON動作のタイミングがずれ、また、ONタイミングの順序が変更されるので、平滑コンデンサに生じるリップル電流を抑制することができる。よって、平滑コンデンサの容量を小さくすることができ、装置全体を小型化することが可能となる。また、リップル電流が抑制されるので、平滑コンデンサの寿命の低下を抑えることが可能となる。また、各相のスイッチング素子のONタイミングの順番を入れ替えることで、各相の制御信号を均等に制御することができるので、各スイッチング素子間のON/OFF時の負荷ばらつきを低減することが可能となる。

#### 【0014】

また、上記インバータ装置は、コンプレッサに備えられるモータのドライブ制御を行うようにしてもよい。

このように、リップル電流が抑制されるインバータ装置をコンプレッサのモータを駆動させるためのインバータ装置に採用することにより、平滑コンデンサを小さくできる分、コンプレッサを構成する装置全体を小型化することが可能となる。

#### 【0015】

また、本発明の範囲は、上記各相にそれぞれ設けられるスイッチング素子のON動作又はOFF動作を制御するドライブ制御装置及びそのドライブ方法にまで

及ぶ。

#### 【0016】

##### 【発明の実施の形態】

以下、本発明の実施形態を図面を用いて説明する。

##### <第1の実施形態>

図1(a)は、本発明の実施形態におけるインバータ装置の回路の一例を示す図である。なお、図3(a)に示すインバータ装置30と同様な構成については同じ符号を付け、その詳細な説明を省略する。

#### 【0017】

本発明の実施形態におけるインバータ装置10の制御回路11からは、上記インバータ装置30における制御信号とは異なる制御信号が出力される。以下に、そのインバータ装置10における制御信号について説明する。

図1(b)は、インバータ装置10における制御信号の波形を示す図である。

#### 【0018】

図1(b)に示す波形は、制御回路11から各相のスイッチング素子33に出力される制御信号の波形であり、例えば、スイッチング素子33のSW2(U相)、SW4(V相)、及びSW6(W相)がONとなる場合の制御信号の波形を示している。図1(b)に示すように、各相のスイッチング素子33のONタイミングは、制御周期内において互いに所定の間隔でずれている。すなわち、各相のスイッチング素子33の制御信号は、制御周期内において互いに所定の位相差でずれている。

#### 【0019】

上記図3(a)に示すインバータ装置30の制御回路35では、各相のスイッチング素子33の制御信号を1つの基準信号(キャリア信号)によって生成している。すなわち、例えば、制御回路35は、1つの基準信号の電圧値と各相に所望な交流電流を発生させるための指令値(電圧値)とを比較し、基準信号の電圧値が指令値よりも大きい場合、ONタイミングとし、小さい場合、OFFタイミングとする。これより、各相のスイッチング素子33のONタイミングは同期し、コンデンサ34にリップル電流が発生する。また、インバータ装置30では、

この制御信号のDUTY値を変更させ、各相に位相が $120^\circ$  づつ異なる交流電流を発生させている。一方、本実施形態のインバータ装置10では、基準信号を各相毎に用意し、各相のDUTY値に基づいて各相のON期間が互いに重ならないように、各相の基準信号の位相をずらすことで、制御信号のONタイミングをずらしている。そして、各相に位相が $120^\circ$  づつ異なる交流電流を発生させている。なお、図1(b)に示す制御周期は、各相のスイッチング素子33のON/OFF動作周期であって、この制御周期内で基準信号の位相をずらすことが可能となる。すなわち、図1(b)に示すAは、U相の基準信号とV相の基準信号との位相差の大きさを示すものであり、Bは、V相の基準信号とW相の基準信号との位相差の大きさを示すものであり、各相の基準信号の位相は、A又はBが $120^\circ$  以内であればずらすことが可能である。また、各相のスイッチング素子33がONとなる期間は多少重なっていても（或いは、多少離れていても）かまわないが、その重なり部分が少ないほどコンデンサ34に生じるリップル電流は小さくなる。

#### 【0020】

このように、制御周期内で各相のスイッチング素子33のONタイミングをずらすことによって、コンデンサ34に生じるリップル電流を抑制することができるので、コンデンサ34の容量を小さくすることができる。これより、コンデンサ34を小さくでき、インバータ装置10全体を小型化することができたり、設計自由度を向上させたりすることが可能となる。また、コンデンサ34に発生するリップル電流が抑制されるので、コンデンサ34の寿命の低下を抑えることができ、インバータ装置10全体の信頼性を向上させることが可能となる。また、各相のスイッチング素子33が同じタイミングでON又はOFFしていたことで発生していたノイズをONタイミングをずらすことによって低減することができる。

#### 【0021】

また、このような制御信号を生成する制御回路11を備えるインバータ装置10を、例えば、車両用のコンプレッサのモータなどを駆動させるためのインバータ装置に採用するようにしてもよい。これより、コンデンサ34を小さくできる

ことより、コンプレッサを構成する装置全体を小型化することが可能となる。

#### 【0022】

##### <第2の実施形態>

また、図2は、インバータ装置10における他の制御信号の波形を示す図である。

図2に示す波形は、図1(b)に示す制御信号と同様、制御回路11から各相のスイッチング素子33に出力される制御信号の波形であって、例えば、スイッチング素子33のSW2(U相)、SW4(V相)、及びSW6(W相)がONとなる場合の制御信号の波形を示している。

#### 【0023】

図1(b)と同様に、各相のスイッチング素子33のONタイミングは制御周期内においてずれており、このONタイミングでスイッチング素子33がON動作することにより各相に交流電流を発生させている。そして、図2では、各相のスイッチング素子33のONタイミングをずらし、且つ、ONタイミングの順序を変更している。例えば、図2に示す制御信号の波形の例では、図2に示される最初の制御周期では、U相、V相、W相の順序でONタイミングとなるように制御信号が生成され、次の制御周期では、V相、W相、U相の順序でONタイミングとなるように制御信号が生成され、そして、次に制御周期では、W相、U相、V相の順序でONタイミングとなるように制御信号が生成されている。このように、各相のスイッチング素子33のONタイミングの順序を制御周期毎に変更している。

#### 【0024】

すなわち、制御回路11において、各相毎にキャリア信号を用意し、そのキャリア信号の位相をそれぞれ互いにずらし、更に、その各キャリア信号の周波数をそれぞれ変えることによって、各相のスイッチング素子33のONタイミングがずれ、且つ、制御周期毎にONタイミングの順序を変えることが可能となる。なお、キャリア信号の位相や周波数は規則的に変化させても、ランダムに変化させてもよい。

#### 【0025】

このように、制御周期内で各相のスイッチング素子 33 の ON タイミングをずらし、且つ、その ON タイミングの順序を可変させることによって、コンデンサ 34 に生じるリップル電流を抑制することができるので、コンデンサ 34 の容量を小さくすることができる。これより、コンデンサ 34 を小さくでき、インバータ装置 10 全体を小型化することができたり、設計自由度を向上させたりすることが可能となる。また、各相のスイッチング素子 33 の ON タイミングの順番を入れ替えることで、各相の制御信号を均等に制御することができるので、各スイッチング素子 33 間の ON/OFF 時の負荷ばらつきを低減することが可能となる。また、コンデンサ 34 に発生するリップル電流が抑制されるので、コンデンサ 34 の寿命の低下を抑えることができ、インバータ装置 10 全体の信頼性を向上させることが可能となる。また、各相のスイッチング素子 33 が同じタイミングで ON 又は OFF していたことで発生していたノイズを ON タイミングをずらすことによって低減することができる。

#### 【0026】

また、このような制御信号を生成する制御回路 11 を備えるインバータ装置 10 を、例えば、車両用のコンプレッサのモータなどを駆動させるためのインバータ装置に採用するようにしてもよい。これより、コンデンサ 34 を小さくでき、コンプレッサを構成する装置全体を小型化することが可能となる。

#### 【0027】

なお、上記スイッチング素子 33 は、CMOSFET (Complementary Metal Oxide Semiconductor Field-Effect Transistor)、又はバイポーラトランジスタを利用して構成してもよい。

#### 【0028】

##### 【発明の効果】

以上、本発明のインバータ装置によれば、各相のスイッチング素子の ON タイミングをずらすことによって、そのインバータ装置に備えられる（電圧制限用）コンデンサに生じるリップル電流を抑制することができるので、コンデンサの容量を小さくすることができる。これより、コンデンサを小さくすることができ、

インバータ装置全体を小型化することが可能となる。また、コンデンサで生じるリップル電流が抑制されるので、コンデンサの寿命の低下を抑えることが可能となる。また、このような制御信号を生成する制御回路を備えるインバータ装置をコンプレッサのモータを駆動させるためのインバータ装置に採用することにより、コンデンサを小さくできる分、コンプレッサを構成する装置全体を小型化することが可能となる。

【図面の簡単な説明】

【図 1】

(a) は、本発明の実施形態におけるインバータ装置の回路の一例を示す図である。(b) は、インバータ装置 10 における制御信号の波形を示す図である。

【図 2】

インバータ装置 10 におけるその他の制御信号の波形を示す図である。

【図 3】

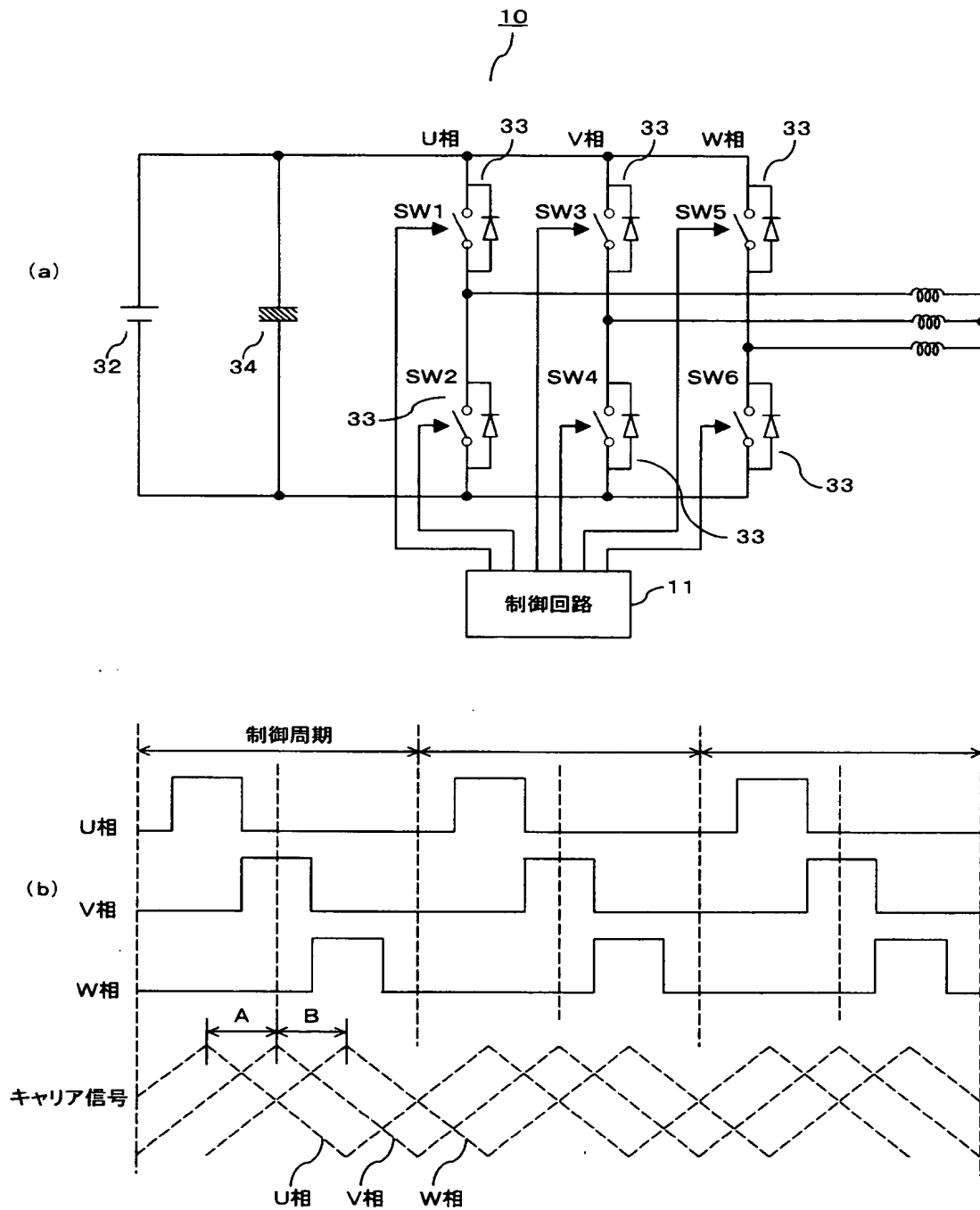
(a) は、既存のインバータ装置の回路の一例を示す図である。(b) は、既存のインバータ装置における制御信号の波形を示す図である。

【符号の説明】

- 10 インバータ装置
- 11 制御回路
- 30 インバータ装置
- 31 インバータ
- 32 電源回路
- 33 スイッチング素子 (SW1～SW6)
- 34 コンデンサ
- 35 制御回路

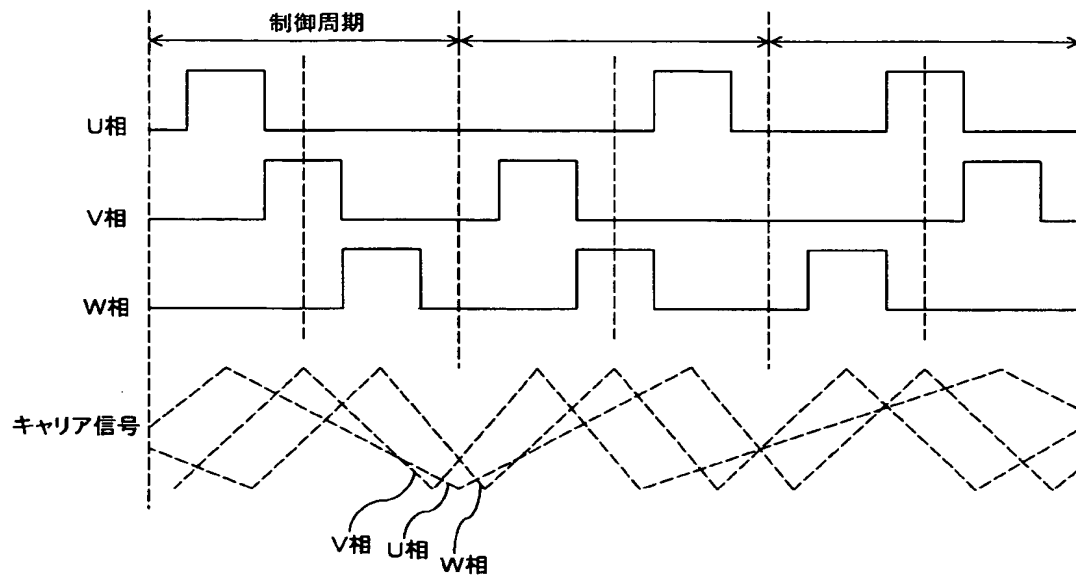
【書類名】 図面

【図 1】

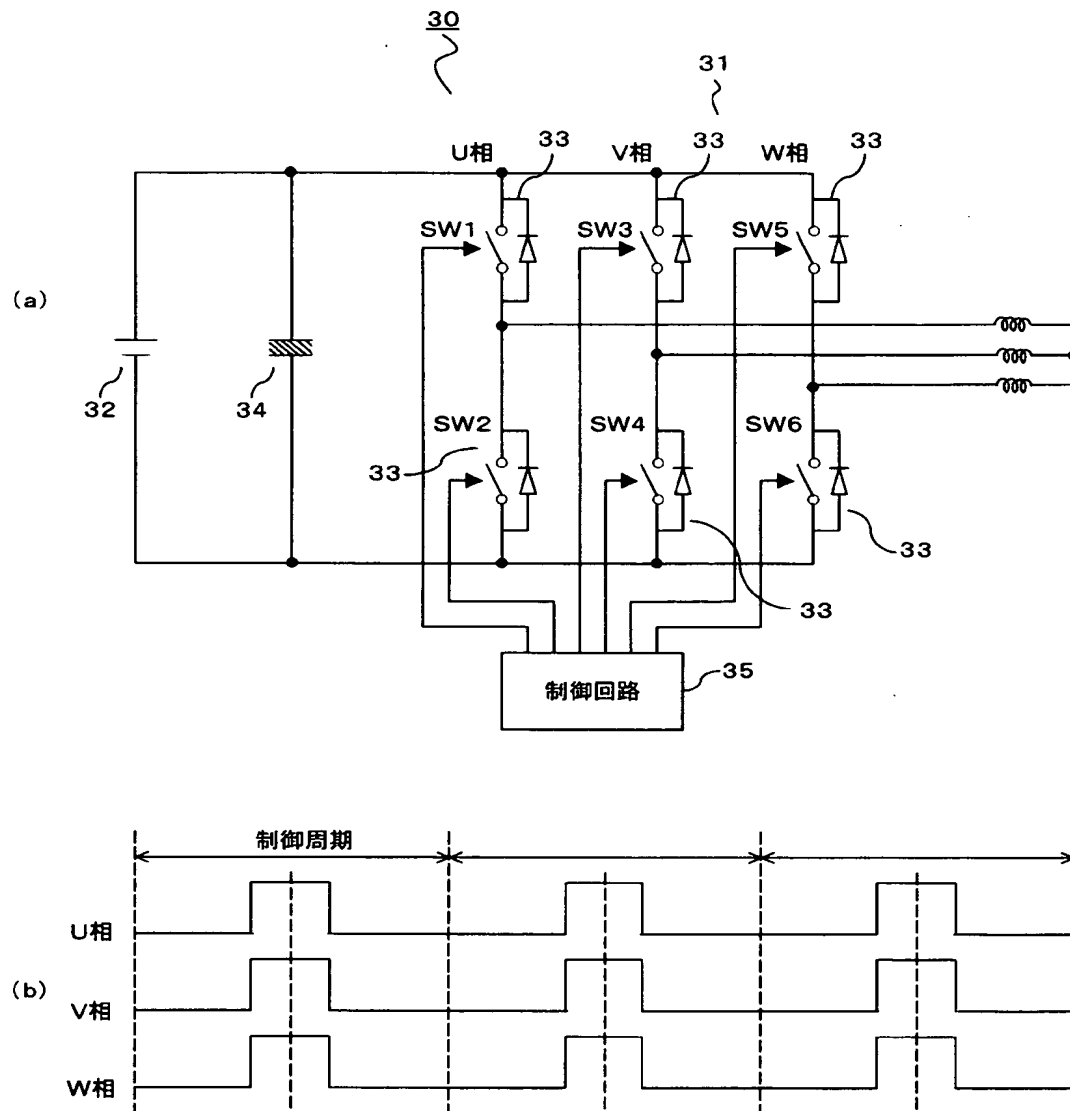




【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 リップル電流よるコンデンサの負担を抑制することが可能なインバータ装置を提供することを目的とする。

【解決手段】 3相モータを駆動させるためのインバータ31と、インバータ31に直流電圧を印加させる電源回路32と、各相のアームの上下にそれぞれ設けられるスイッチング素子33（SW1～SW6）と、インバータ31に印加される電圧が所定値以上となることを防止するためのコンデンサ34と、各スイッチング素子33のON/OFFの切替動作を制御する制御信号（パルス波）を生成する制御回路35とで構成され、制御回路35において、各相のスイッチング素子33のONタイミングをずらす制御信号を生成させる。

【選択図】 図1

特願 2 0 0 2 - 3 5 0 1 0 5

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 3 2 1 8 ]

1. 変更年月日

2 0 0 1 年 8 月 1 日

[変更理由]

名称変更

住 所

愛知県刈谷市豊田町 2 丁目 1 番地

氏 名

株式会社豊田自動織機